

# ZYNQ™ **Workshop ZYNQ-7000 SoC System Architecture**

Dieser Kurs vermittelt erfahrenen Systemarchitekten das Wissen um sehr effektiv mit der bewährten ZYNQ-7000 SoC Architektur zu arbeiten.

Ziel dieses 2-tägigen Kurses ist es dem Teilnehmer die Funktionen und Vorteile der ZYNQ Architektur näher zu bringen, damit Entscheidungen während eines Projektes mit der ZYNQ Architektur einfacher getroffen werden können. Die Architektur des ARM Cortex-A9 Prozessor-basierenden Processing Systems (PS) und die Integration der Programmable Logic (PL) werden in einer ausreichend tiefen Ebene besprochen, so dass der Systementwickler erfolgreich und effektiv Projekte mit dem ZYNQ-7000 Baustein durchführen kann.

Besprochen werden hier unter Anderem die verschiedenen Komponenten im Processing System, wie I/O Peripherien, Timer, Caches, sowie die DMA Controller, das Interrupt-handling und die Memory Controller. Der Schwerpunkt liegt hierbei auf der effektiven Verwendung des PS DDR Controllers aus der Sicht der PL, das Interfacing zwischen PS und PL, Designtechniken und die Vorteile der Implementierung von Funktionen im PS oder in der PL.

Um tiefere Informationen über die entsprechenden Entwicklungstool zu erhalten, bietet sich der PLC2 Power-Workshop „Professional ZYNQ-7000 SoC“, sowie die 3-Tages Varianten „Compact ZYNQ-7000 SoC for Hardware Designers“ und „Compact ZYNQ-7000 SoC for Software Designers“ an.

## Anwendbare Technologien

XILINX ZYNQ-7000 SoCs

## Voraussetzungen

Grundlagenkenntnisse von Embedded Controllern  
Grundlagenkenntnisse FPGA Technologie  
Grundlagenkenntnisse Vitis Unified Platform  
Grundlagenkenntnisse Programmiersprachen VHDL und C

## Dauer und Kosten

2 Tage, € 1.500,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

## Agenda

- ZYNQ-7000 SoC Overview
- Inside the Application Processor Unit (APU)
- **Lab 1:** Building a ZYNQ-7000 SoC Platform
- Processor Input/Output Peripherals
- Introduction to AXI
- ZYNQ-7000 SoC PS-PL Interface
- **Lab 2:** Integrating Programmable Logic on the ZYNQ-7000 SoCs
- ZYNQ-7000 SoC Booting
- **Lab 3:** Using DMA on the ZYNQ-7000 SoC
- ZYNQ-7000 SoC Memory Resources
- Meeting Performance Goals
- **Lab 4:** SPM – Impact of Port Selection on System
- ZYNQ-7000 SoC Hardware Design
- ZYNQ-7000 SoC Software Design
- Debugging the ZYNQ-7000 SoC
- **Lab 5:** Debugging on the ZYNQ-7000 SoC
- ZYNQ-7000 SoC Tools and Reference Designs
- **Lab 6:** Running and Debugging a Linux Application on the ZYNQ-7000 SoC