



Workshop Advanced Versal AI Engine

Innerhalb der Versal Adaptive Compute Acceleration Platform (ACAP) Familie führte Xilinx Versionen dieser Bausteine mit einer neuartigen IP ein, dem AI Engine. Diese AI Engines bieten hohe Rechenleistung und geringe Latenz für Datenverarbeitung mit hohen Anforderungen. Diese Schulung zeigt Programmieren, wie Funktions-Kernel für diese Versal AI Engines erstellt werden. Dazu werden zunächst auf die grundlegenden Elemente der Versal AI Engine vorgestellt, wie der VLIW Prozessor, die Schnittstellen und die Verbindungen zum Datenpfad und zur Speicherhierarchie im gleichförmigen Raster der AI Engines. Über die Vitis Toolchain werden auf den AI Engines Funktionen als Beschleuniger-Kernel abgebildet, die in C/C++ beschrieben werden. Hier wird gezeigt, wie solche AI Engine Kernels erstellt und verifiziert werden können. Dabei werden auch die Debugging Funktionen vorgestellt und die Vitis Analyser-Tools angewendet, sowohl in Beispielen als auch in Labs. Für größere Signalverarbeitungsketten stellt Vitis ein API bereit, in dem mehrere Kernel mittels eines Dataflow Graph verknüpft werden, der dann komplett auf dem Versal AI Engi-

ne Array abgebildet werden kann. Der Kurs zeigt, wie solche Graphen mit Vitis in das System Design eingebunden werden. Dabei wird auch auf die Partitionierung von Applikationen auf die verschiedenen heterogenen Kernel betrachtet. Um solche heterogenen Systeme zu erstellen, muss der Dataflow Graph mehrere Domänen, wie PL und die AI Engines verknüpfen. Die Methoden, diese Graph Knoten effizient zu verbinden, wie z.B. Streams werden erläutert und können anhand von Lab Sessions erarbeitet werden.

Anwendbare Technologien

XILINX VERSAL ACAP AI Series

Voraussetzungen

Grundkenntnisse von Embedded Controller

Einblicke in die Vitis Toolchain

Kenntnisse in der Programmiersprache C/C++

Dauer und Kosten

3 Tage, € 2.100,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

- Überblick über die Versal ACAP Architecture
- Einführung in die Architektur des Versal AI Engine
- Grundlagen des Versal AI Engine Memory und Datentransports
- Versal AI Engine Tool Flow mit Vitis
- Application Partitioning auf Versal ACAPs
- Datentypen und intrinsische Funktionen
- Window und Streaming Data APIs
- Das Programming Model: Single Kernel
- Adaptive Data Flow Graphen
- Das Programming Model: Multiple Kernels
- System Design Flow mit Vitis
- Einführung in das Debugging mit AI Engine Kernels
- Vorstellung Versal AI Engine DSP Library

Umfangreiche themenbegleitende Übungen ermöglichen eine praxisgerechte Einarbeitung