



Workshop Easy Start Embedded for ZYNQ UltraScale+ MPSoC Systems

Der Workshop „Easy Start Embedded for ZYNQ US+ MPSoC“ führt den FPGA Designer in die Welt des Embedded Designs im Zusammenhang mit der bewährten ZYNQ UltraScale+ MPSoC Technologie. Hier lernt der Teilnehmer wie komplexe Embedded Anwendungen für den ZU+ MPSoC Baustein realisiert werden können. Nach einer kurzen Einführung in die Architektur beginnt der Teilnehmer mit der Implementierung seiner Embedded Anwendung. Der Schwerpunkt des Workshops liegt auf der Projektierung von Embedded Projekten und der dazugehörigen Vitis Unified Development Platform. Jeder Teilnehmer wird in den zwei Tagen alle wichtigen Schritte der Entwicklung mit Hilfe eines Evaluierungsboards durchführen: Hardware Plattform Generierung mit Wizzard- Unterstützung, inkrementelle Hardware Ergänzungen sowie Software Library Generierung und Einbindung.

Der Anwender lernt auch C-Applikationsprojekte in der Vitis Plattform IDE zu erstellen und zu debuggen. Es werden verschiedene Hardware Varianten erstellt und mit ver-

schiedenen Software Applikationen in Betrieb genommen. Eine noch tiefergreifende Wissensvermittlung finden Sie auch im PLC2 PowerWorkshop „Professional ZYNQ UltraScale+ MPSoC“, sowie in den 3-Tages-Varianten „Compact ZYNQ UltraScale+ MPSoC for Hardware Designers“ und „Compact ZYNQ UltraScale+ MPSoC for Software Designers“ als alternative Empfehlung.

Anwendbare Technologien

XILINX ZYNQ UltraScale+ MPSoC

Voraussetzungen

Grundlagenkenntnisse von Embedded Controllern
Grundlagenkenntnisse FPGA Technologie
Grundlagenkenntnisse Programmiersprachen VHDL und C

Dauer und Kosten

2 Tage, € 1.500,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

ZYNQ UltraScale+ MPSoC Architecture Basics

- Lab 1: Exploring the Architecture of the ZYNQ UltraScale+ MPSoC

Overview of Embedded Hardware Development

- Lab 2: Driving the IP Integrator Tool

Overview of Embedded Software Development

- Lab 3: Driving the Vitis Toolchain

Designing a Custom AXI Peripheral

- Lab 4: Building a Custom AXI IP

Standalone Software Platform Development

- Lab 5: Application Development

Interrupts – Hardware and Software Support

- Lab 6: ZU+ MPSoC Interrupts

Software Debugging with Vitis

- Lab 7: Application Debugging

Zynq UltraScale+ MPSoC Boot and Configuration

- Lab 8: ZU+ MPSoC Boot and Configuration