

Workshop RISC-V Architecture and FPGA Implementation

Neu

Dieser Kurs führt Sie ein in die RISC-V Architektur mit einer Implementierung auf eine Xilinx FPGA Plattform.

Die Implementierung wird hier auf ein Spartan-7 FPGA Board erfolgen und die diesbezüglichen Anforderungen verdeutlicht.

Die Prinzipien der RISC-V Computerarchitektur, einer optimierten Speicherunterstützung für parallelisierte Daten- und Instruktionzugriffe werden veranschaulicht.

Auch wird ein Überblick in die RISC-V Befehlsätze vermittelt und die Grundbausteine der RISC-V-Hardware erläutert, so wie die von Interrupt Mechanismen.

Relevante Kursinhalte sind des weiteren die arithmetische Unterstützung von 32/Bit/64 Bit Festkomma- und Fließkomma-Verarbeitung bei Verwendung des RV32 bzw. RV64 Kerns wie auch die der erforderlichen Datenschnittstellen.

Hardware Aspekte wie Ressourcen, Performance, Pipelining, Speicher und Bus-Architektur werden diskutiert und in der Praxis im Vivado FPGA Projekt implementiert und analysiert.

Im Folgendem wird die Software Toolchain eingerichtet, die

für die RISC-V CPU Architektur in Ergänzung von Xilinx Bibliotheken erfolgen soll, um Xilinx-IPs wie beispielsweise Memory Controller oder GPIOs nutzen zu können.

Zum Ende des Kurses werden einfache Applikationen erstellt, um das erstellte RISC-V System auf der Xilinx Spartan-7 Plattform erfolgreich zu testen.

Der Kurs vermittelt sowohl theoretische als auch praktische Inhalte.

Anwendbare Technologien

Xilinx FPGAs

Voraussetzungen

Grundkenntnisse der HDL Programmierung

Grundkenntnisse der C/C++ Programmierung

Kenntnisse des Xilinx FPGA design flows

Dauer und kosten

2 Tage, € 1.500,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

Introduction to Computer Architecture

- CISC, MIPS, RISC
- RISC-V Instruction Set Basic
- Memory Hierarchy

Embedded Design on XILINX FPGAs

- Xilinx FPGA Architecture Overview
- Bus Architectures: Wishbone, APB, AHB, AXI
- Embedded Design IP Core
- Hardware Implementation Flow
- Vitis and Toolchains

Computer Arithmetic in RISC-V Processor

- Integer fixed-point Arithmetic
- Floating-point Arithmetic
- Signed/Unsigned Operands
- RISC-V Repositories

RISC-V Processor Design

- Fetching the Hardware Repository
- Interrupt Architecture and Controller
- The Basic Hardware FPGA Design

- Xilinx FPGA Implementation
- Working Prototype Example

RISC-V Processor Toolchain

- RISC-V Software Repositories
- Xilinx Driver Repositories
- Setting up the Toolchain

Application Development

- Hello World Application
- Memory and Peripheral Test Applications
- Downloading and Booting

Hardware and Software Debugging

- Simulation
- Vivado Hardware Debugging
- JTAG based Processor Debugging

Die Themen begleitenden Übungen am Laptop vermitteln die praktischen Kenntnisse