

XILINX VERSAL™ **Workshop** **Expert Versal AI Engine** **Neu**

Innerhalb der Versal Adaptive Compute Acceleration Platform (ACAP) Familie führte XILINX Versionen dieser Bausteine mit einer neuartigen IP ein, dem AI Engine. Diese AI Engines bieten hohe Rechenleistung und geringe Latenz für Datenverarbeitung mit hohen Anforderungen. Dieser Kurs vermittelt die Beschleunigung von Applikationen mit C/C++ Kernel auf den Versal AI Engines. Dazu werden zunächst auf die grundlegenden Elemente der Versal AI Engine vorgestellt, wie der VLIW Prozessor, die Schnittstellen und die Verbindungen zum Datenpfad und zur Speicherhierarchie im gleichförmigen Raster der AI Engines.

Die Kernel für die AI Engines werden mit der Vitis Toolchain in C/C++ programmiert. Der Kurs zeigt, wie diskrete AI Engine Kernel mit den Intrinsic Functions des API in der XChessDE bzw. der Vitis Toolchain erstellt werden können.

Mit diesem Verständnis der Kernel Programmierung zeigt der Kurs, wie diese Kernel in einem Dataflow Graph eingebunden werden. Anhand der Dataflow Graphen wird auch das Data Movement zwischen den verschiedenen Compute Domains, wie den AI Engine und dem NoC und der programmierbaren Logic (PL) erläutert und die

Interfaces mit den jeweiligen Eigenschaften erklärt. Der Kurs vermittelt, wie solche Designs mit den Tools der Vitis Plattform analysiert und optimiert werden können.

Um solche heterogenen Systeme zu erstellen, muss der Dataflow Graph mehrere Domänen, wie PL und die AI Engines verknüpfen. Die Methoden, diese Graph Knoten effizient zu verbinden, wie Streams, Cascade Streams, Buffer Location Constraints, Run-Time Parametrierung und die passenden APIs werden erläutert und anhand von Lab Sessions erarbeitet. Die so optimierten Signalverarbeitungsketten werden in ein Versal System Design eingebettet.

Anwendbare Technologien

XILINX Versal AI Core Series

Voraussetzungen

Grundkenntnisse von Embedded Controller

Einblicke in die Vitis Toolchain

Kenntnisse in der Programmiersprache C/C++

Dauer und Kosten

5 Tage, € 3.100,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

- Overview of Versal ACAP Architecture
- Introduction to the Versal AI Engine Architecture
- Basic Versal AI Engine Memory and Data Movement
- Versal AI Engine Tool Flow
- XChessDE tool
- Data Types: Scalar and Vector Data Types
- Intrinsic Functions
- Application Partitioning on Versal ACAPs
- Mapping different Modes of Computation to Versal ACAP
- Window and Streaming Data APIs
- The Programming Model: Single Kernel
- Introduction to the Data Flow Graph
- The Programming Model: Multiple Kernels Using Graphs
- ACAP Data Communication
- System Design Flow with Vitis
- Versal AI Engine Application Debug and Trace
- System Design Flow for heterogenous systems
- Advanced Graph Input Specifications
- Profiling and Optimizing AI Engine Kernels
- Advanced intrinsic functions for filter implementation
- Versal AI Engine DSP Library Overview