

L5 (De-) Compression IP

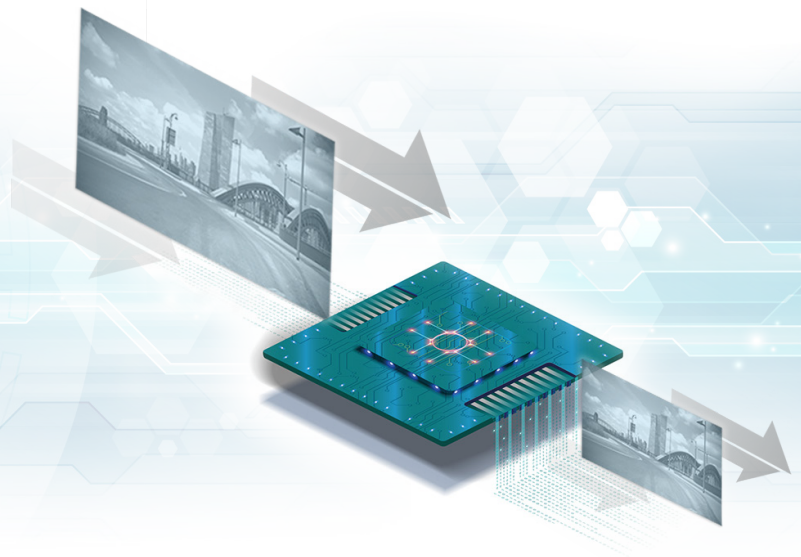
Lossless - Low Latency - Low Power - Lightweight

Die Lossless, Low Latency, Low Power & Lightweight (L5) Compression IP der PLC2 Design GmbH ist eine Bildkompressions-IP für FPGAs. Die L5 IP ist mit Xilinx AXI-Streaming-Schnittstellen ausgestattet und lässt sich nahtlos in bestehende Bildverarbeitungsanwendungen integrieren.

Mit der PLC2 L5 (De-) Compression IP können Sie modernste Sub-Frame-Latency in Kombination mit geringem Stromverbrauch und einer leichtgewichtigen Implementierung bezüglich Ressourcenverbrauch und verlustfreier Dekompression erreichen - und das für eine Vielzahl von Anwendungen auf Edge Devices und in der Cloud.

Die Use Cases für unsere L5 (De-) Compression IP sind kamerabasierte Anwendungen in der Automobilindustrie (inklusive schwerer Lkw und Nutzfahrzeuge), Bahnanwendungen, Roboter, Drohnen und Weitere.

Mit einer Datenreduzierung von bis zu 60 % wird hierbei Raum geschaffen für z.B. die zukünftige Nutzung höher auflösender Sensoren.



Key Facts *

Durchschnittliche Kompressionsrate	1.72345
Datenreduzierung	31.51 % - 60.16 %
Leistungsabschätzung	< 0.05 W
Ressourcenverbrauch	< 5000 CLBs (LUT & reg zusammen) & 18 DSPs
Frame Latenz	< 1 Frame
Features	
Formate	Bayer Pattern (RCCG, RGGB, RCCC, etc.)
	Gray, YUV422
	Stereo-Disparität
Bit Tiefe	Bis zu 16 bit
Auflösung	Konfigurierbar

***Auflösung: 2.4 MP, 16 bpp / 100 MHz Takt mit 2 pixel per beat / eigener Datensatz**