

# Workshop ZYNQ UltraScale + MPSoC System Architecture

In diesem 2-tägigen Workshop wird auf die Systemarchitektur des neuen XILINX ZYNQ UltraScale+ MPSoC Bausteins eingegangen. Nach einem Gesamtüberblick wird auf die im Processing System (PS) dediziert implementierten Prozessor-Einheiten eingegangen. Besonders das Power-Management mit der Platform Management Unit (PMU) im PS ist ein neues und auch sehr hilfreiches Feature dieser neuen ZYNQ UltraScale+ MPSoC Architektur. Desweiteren wurden neue Hardwarestrukturen implementiert, die eine System-Kohärenz bereits auf der Hardwareebene garantieren. Anschließend werden system-spezifische Merkmale, wie System Protection und Takt- und Resetstrukturen besprochen. Nach einem Abschnitt über den im PS implementierten DDRAM Controller wird der Boot- und Konfigurationsprozess des ZU+ MPSoC Bausteins im Detail besprochen. Während der

einzelnen Kapitel werden verschiedene Übungen, die eigenständig von den Teilnehmern durchgeführt werden, zur Verfügung gestellt.

## Anwendbare Technologien

XILINX ZYNQ UltraScale+ MPSoC & RFSoc

## Voraussetzungen

Erfahrungen digitaler Systemarchitekturen  
Grundlagenkenntnisse Mikroprozessorarchitektur  
Grundlagenkenntnisse Vivado und SDK Tools  
Grundlagenkenntnisse Programmiersprache C

## Dauer und Kosten

2 Tage, € 1.500,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

## Agenda

### Day 1:

- ZYNQ UltraScale+ MPSoC Overview
- ZYNQ UltraScale+ MPSoC Application Processing Unit
- ZYNQ UltraScale+ MPSoC Real-Time Processing Unit
- ZYNQ UltraScale+ MPSoC HW-SW Virtualization
- ZYNQ UltraScale+ MPSoC Power Management
- ZYNQ UltraScale+ MPSoC System Coherency
- ZYNQ UltraScale+ MPSoC System Protection

### Day 2:

- ZYNQ UltraScale+ MPSoC Clocks and Resets
- ZYNQ UltraScale+ MPSoC DDR and QoS
- ZYNQ UltraScale+ MPSoC Boot and Configuration
- ZYNQ UltraScale+ MPSoC Ecosystem Support

**Themenbegleitende Übungen ermöglichen eine praxisgerechte Einarbeitung**