

## Workshop Signal Integrity

Die neuen XILINX FPGA Familien gestatten Interfaces mit hohen Takt- bzw. Datenraten, bei denen der Entwickler gezwungen ist, die Effekte der Signalintegrität zu berücksichtigen.

Der 3-tägige PLC2-Workshop „Signal Integrity“ richtet sich an Entwickler, die high-speed Schnittstellen zwischen einem XILINX FPGA und anderen Komponenten implementieren wollen. Der Teilnehmer wird in die Lage versetzt, zu beurteilen, wann die Signalintegrität zu berücksichtigen ist. Zur weiteren Analyse stehen z.B. IBIS Modelle zur Verfügung, deren Einsatz und Erstellung beschrieben werden. Diese Modelle bilden die Grundlage für weitergehende Analysen (Reflexionen, Übersprechen, etc.) mit HyperLynx. Basierend auf diesen grundlegenden Analysen lernt der Teilnehmer die Simulation schneller paralleler In-

terfaces, wie beispielsweise DDR3 / DDR4 Memories. Die Simulation der seriellen Schnittstellen erfolgt basierend auf verschiedenen Designkits, deren designspezifische Anpassung mit einer Lab gezeigt wird.

### Anwendbare Technologien

Aktuelle FPGA/SoC/MPSoC-Architekturen

### Voraussetzungen

Grundkenntnisse Schaltungstechnik und Umgang mit Windows-Programmen

### Dauer und Kosten

3 Tage, € 2.100,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

## Agenda

### Introduction and Architecture

- FPGA technologies overview
- Spartan technologies overview
- Clocking resources
- SelectIO and serial interfaces
- Packaging
- Configuration overview

### Transmission Lines

- Basics
- Critical trace length

### IBIS Models and Signal Integrity Tools

- IBIS standard
- IBIS editor
- XILINX IBIS models
- SI tools
- HyperLynx

### Reflections and Crosstalk

- Reflection effects and calculation
- Minimizing reflections: trace termination
- Crosstalk effects and calculations
- Minimizing crosstalk

### Signal Integrity Analysis

- Methods in general
- Modeling of components
- System analysis:
  - High-speed memory interfaces
  - Serial transceiver

### Power Supply

- Impedance – inductance
- Bypassing

### Technology Specific Solutions

- Powering
- Signal interfacing
- Packaging and thermal aspects

### Labs:

- Invoking HyperLynx
- Analysis of reflection effects
- Analysis of crosstalk effects
- Memory interface example
- Serial I/O example