

# Workshop Accelerating C, C++, OpenCL and RTL Applications with SDAccel

**Neu**

Xilinx SDAccel ist eine neue komplette Softwareentwicklungsumgebung für FPGA-Plattformen, die eine CPU/GPU-ähnliche Entwicklungserfahrung ermöglicht.

Entwickler können einen vertrauten Workflow verwenden, um ihre OpenCL™ und C/C++ Anwendungen zu optimieren und diese auf FPGA-Plattformen ohne Hardware-Programmiersprachenkenntnissen umzusetzen.

Die IDE bietet Codierungsvorlagen und SW-Bibliotheken und ermöglicht das Kompilieren, Debuggen, Profiling und die FPGA-Emulation auf x86-Plattformen.

Dieser Kurs zeigt auch, wie die Performance der Hardware-Auslagerung optimiert und FPGA-Ressourcen effizient genutzt werden.

Der Fokus liegt auf der Nutzung der Tools zur Beschleunigung eines Design auf der Ebene der Systemarchitektur sowie Optimierung der Beschleuniger.

So wird Ihnen gezeigt, wie sich die FPGA Architektur für das parallele Computing eignet.

In Übungen untersuchen Sie das OpenCL-API-Ausführungsmodell, analysieren das OpenCL-API-Speichermodell, und generieren den Kernel. So können Sie effizient den OpenCL API Code zwischen Kernel und globalem Speicher verschieben und nutzen Analysemethoden wie Profiling in der SDAccel-Entwicklungsumgebung.

## Anwendbare Technologien

Xilinx 7 Series and UltraScale™ Series FPGAs

## Voraussetzungen

Grundkenntnisse der Xilinx FPGA Architektur

Grundkenntnisse der Programmiersprache C/C++

## Dauer und Kosten

2 Tage, € 1.500,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

## Agenda

- Introduction to the SDAccel Environment and OpenCL Framework
- SDx Tools Overview
- Makefile Flow
- Introduction to FPGAs {Lecture}
- OpenCL Framework Fundamentals
- Synchronization
- Introduction to NDRanges
- Working with NDRanges
- Profiling
- Debugging
- Optimization Methodologies
- Memory Transfer Optimization Techniques
- Kernel Optimization Techniques
- Using the RTL Kernel Wizard
- Reuse Existing IP as Accelerators

## Übungen

- Exploring the SDAccel Tool GUI Flow
- Running a Design Using the Makefile Flow
- Introduction to OpenCL Application, Host and Kernel Code
- Synchronizing the Design
- Working with NDRanges
- Optimizing the Performance of a Design
- Using the RTL Kernel Wizard to Reuse Existing IP as Accelerators