

Workshop Compact VHDL

Durch den stetig steigenden Bedarf nach programmierbaren Bausteinen hoher Komplexität verbunden mit hohen Taktraten werden die Anwender mit neuen, ebenfalls stetig wachsenden Herausforderungen konfrontiert. Da Schnelligkeit, Flexibilität und hohes Qualitätsniveau entscheidend für den wirtschaftlichen Erfolg sind, müssen moderne und leistungsfähige, auf Hardware-Beschreibungssprachen basierende Designmethoden eingesetzt werden, um der Forderung nach kürzesten Entwicklungszeiten und hoher Qualität gerecht zu werden.

Der PLC2-Workshop „Compact VHDL“ schult den Anwender im Einsatz von VHDL. Die Teilnehmer lernen die grundlegenden Beschreibungselemente sowie die Einsatzbereiche von VHDL kennen. Die theoretischen Inhalte werden durch Übungen am PC abgerundet. Zur VHDL Synthese und Simulation arbeiten dabei maximal zwei Teilnehmer gemeinsam an einem Laptop und Eva-

luierungsboard. Als abschließendes Applikationsbeispiel beschreiben und verifizieren die Teilnehmer komplexe Schaltungen in VHDL.

Zum abschließenden Test werden diese Schaltungen in realer Hardware (Evaluation Board) implementiert und getestet.

Anwendbare Technologien

alle (von Technologie unabhängig)

Voraussetzungen

Grundkenntnisse Digitaltechnik (wie z.B. in „Compact FPGA Schaltungstechnik“ vermittelt) sind hilfreich

Dauer und Kosten

3 Tage, € 1.900,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

Der XILINX Design Tool Flow

Anwendungs- und Einsatzbereiche von VHDL

- Das Sprachkonzept von VHDL

Der VHDL Design Flow

- Design Entry mit VHDL
- Syntax und Befehlssatz
 - Overview
 - VHDL Typen
 - Prozesse
 - Operatoren
 - Concurrent und Sequential Statements
- Bildung hierarchischer Strukturen

- Die Verwendung von Modulgeneratoren und IP-Cores

- VHDL Coding Hints für FPGAs

Die VHDL Synthese

- Coding Style: kombinatorische Logik
- Coding Style: getaktete Logik

Beschreibung komplexer Schaltungen in VHDL

- Entwicklung von Applikationen mit anschließendem Test in realer Hardware

Die VHDL Simulation

- Das VHDL Testbench Konzept & die Durchführung der Simulation

Übungen der Teilnehmer am PC