

Workshop - ChipScope

Integrierter Logic Analyzer für XILINX FPGAs

Mit steigender Integrationsdichte der FPGAs sind dem Entwickler zunehmend weniger Messmöglichkeiten gegeben, das Design in der realen Funktion zu verifizieren. Die geringe Anzahl von Chip I/Os im Verhältnis zu internen Verbindungen, Kosten und Packungsdichte der Leiterkarte sind Hauptkriterien für ein FPGA-integriertes Logik-Analyse Werkzeug. Mit ChipScope bietet XILINX die Option, interne FPGA Signale abzutasten und im RAM des FPGAs zwischenspeichern. Über die Hardware Schnittstelle zum PC kommuniziert die ChipScope Software Applikation mit der zu testenden Hardware.

In diesem Workshop werden die Möglichkeiten gezeigt, mit ChipScope anspruchsvolle FPGA-Verifikationen zu ermöglichen und zu unterstützen.

Insbesondere auch VHDL Einsteigern bietet dieses Werkzeug eine Alternative, ihr Design ohne umfangreiche HDL Simulation sicher in Betrieb zu setzen. Für die Synthese besteht die Anforderung, dass durch Zufügen des Cores, Realtime Anforderungen nach wie vor eingehalten werden. Die Chipscope Cores werden an realen Designs erzeugt und mit FPGA Evaluierungsboard erarbeitet.

Die Kursteilnehmer lernen, wie die Anwendung der Software als Logic-Analyzer aufgebaut ist und in welcher

Weise dem Entwickler bekannte Funktionen wie Trigger-Menue und Wave Darstellungen zur Verfügung stehen. Insbesondere bei Embedded-Controller Applikationen ist dieses Werkzeug zu empfehlen, da prozessorinterne Bus-signale parallel zum Debugging Werkzeug synchronisiert darstellbar sind.

Auch bietet Chipscope die Möglichkeit, HDL basierte Simulationen zu beschleunigen, indem Daten aus der Hardware aufgezeichnet und der Simulation bereitgestellt werden. Der Teilnehmer lernt in diesem Workshop seine Produktivität bei der XILINX-FPGA Entwicklung zu verbessern.

Anwendbare Technologien

XILINX FPGAs

Voraussetzungen

grundlegende Kenntnisse in XILINX FPGA Architektur sowie Grundlagen VHDL

Dauer und Kosten

2 Tage, € 1.350,- netto pro Teilnehmer
inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

ChipScope Core und Tool Übersicht

- Unterstützte FPGA Familien
- Der ChipScope Tool-Flow

Der ChipScope Core Generator

- Die Generierung eines Icons
- Die Generierung unterschiedlicher Cores

Das Einfügen des ChipScope Cores

- Die mögliche Konfiguration
- ISE Flow basierend

ChipScope in Embedded Anwendungen

- Chipscope in MicroBlaze Projekten
- Chipscope in PowerPC Projekten

ChipScope mit Matlab und SystemGenerator

- Chipscope in SystemGenerator

Serial I/O ToolKit

Chipscope + Agilent

- Der erweiterte Trace Port
- Logicanalyzer Anbindung
- Link to Agilent's Logic Analyzers

Performance Aspekte

- Area und Timing Optimierung
- Einführung in Planahead

Applikationsbeispiele und Übungen