

Workshop

Verification of Reflections and Crosstalk

Neue FPGA-Technologien gestatten Interfaces mit hohen Takt- bzw. Datenraten, bei denen der Entwickler gezwungen ist, die Effekte der Signalintegrität zu berücksichtigen. Der 1-tägige Workshop „Verification of Reflections and Crosstalk with HyperLynx“ informiert den Teilnehmer über die Analyse von Reflexionen und Crosstalk auf der Leiterplatte.

Ausgehend von den Eigenschaften der I/O-Stufen programmierbarer Logik wird gezeigt, ab welchen Leitungslängen Effekte der Signalintegrität zu berücksichtigen sind. Speziell wird auf Reflexion und Übersprechen eingegangen. Dabei wird mittels HyperLynx gezeigt, wie diese Effekte modelliert und simuliert werden können.

Verschiedene Maßnahmen zur Verbesserung der Signalintegrität werden demonstriert.

Anwendbare Technologien

Spartan-6 und Virtex-6 FPGAs, aber auch ältere XILINX FPGA Plattformen

Voraussetzungen

Grundlegende Kenntnisse über XILINX FPGAs

Dauer und Kosten

1 Tag, € 650,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

Agenda

Transmission Lines

- Basics
- Critical trace length

Introduction to HyperLynx

IBIS Models

- IBIS standard
- IBIS modeling
- IBIS editor

Verification of Reflection

- Reflection effects and calculation
- Minimizing reflections: trace termination

Verification of Reflections

- Crosstalk effects and calculations
- Minimizing crosstalk