

PowerWorkshop Professional DSP for XILINX FPGAs

Professional DSP for XILINX FPGAs schließt die bestehende Lücke zwischen DSP System Designern und Hardware Entwicklern und zeichnet sich durch einen sehr hohen Praxisanteil aus. Er ist für FPGA Entwickler konzipiert, die noch keine oder wenig DSP Erfahrung mitbringen. Nach einer umfassenden Einführung in die besonders für DSP Anwendungen wichtigen Architekturmerkmale der XILINX FPGAs wird gezeigt, wie DSP Algorithmen effizient in FPGAs implementiert werden können. Auch wird gezeigt, wie Entscheidungen auf der Systemebene die Implementierung und die Funktion der DSP Anwendung beeinflussen können. Während des breit angelegten Praxisteils werden die Teilnehmer eigenständig Schaltungen aus den unterschiedlichsten DSP Anwendungsbereichen mit VHDL beschreiben und mit Hilfe spezieller Test Benches verifizieren. Häufig vorkommende externe Komponenten wie ADC, DAC oder Operationsverstärker werden dabei mit Hilfe von VHDL modelliert. Nach abschließender Synthese kann die ordnungsgemäße Funktion dieser

Schaltungen durch die Portierung auf reale Systeme/Test Boards verifiziert werden. Jeder Teilnehmer verfügt dabei neben dem Test Board über alle hierzu notwendigen Einrichtungen wie Entwicklungsrechner mit Designsoftware und Netzteil. Dadurch wird ein bestmöglicher Bezug auf die reale und praxisnahe Entwicklertätigkeit geschaffen. Selbstverständlich können auch konkrete Aufgabenstellungen im Rahmen des Praxisteils bearbeitet werden.

Anwendbare Technologien

Alle FPGA Technologien

Voraussetzungen

Grundlagen ISE Design System

Grundlagen VHDL

Dauer und Kosten

5 Tage, € 2.900,- netto pro Teilnehmer
inklusive ausführlichen Schulungsunterlagen
sowie Pausengetränken und Mittagessen

Agenda

Basic DSP

- Basic terminology and acronyms used in DSP design
- Sample rates and bit widths used in DSP applications
- DSP Building blocks and processing requirements

Representing numbers

- Numbering formats, range and precision
- Mathematical operations using a variety of formats

FPGA DSP resources

- Structure and resources of XILINX devices
- Estimating DSP building block sizes & Implementing the multiplication function

Bit width impact on system level decisions

- On Chip Memory
- Block versus Distributed memory & Memory aspect ratios and their manipulation
- SRL16E and the delay function

Designing Filters

- FIR filter specifications and implementations & Selection of a technique for a given specification
- Effects of half band and interpolated filters
- Creating an SDA FIR filter with Core Generator

Designing DSP Systems

- Rate changing and how it effects FIR filter choice
- Filtering algorithms that exploit device architecture
- Importance of connectivity versus isolated functions

Overview FFT Design

- Strategies for FFT implementation & Achieving bandwidth requirements of the FFT

Verification of DSP Designs

- Test Benches incl. external components
- Modelling external components (ADC, Amplifier, DAC)

Labs