

# Workshop DSP Implementation Techniques for XILINX FPGAs

Der Workshop „DSP Implementation Techniques“ schließt die bestehende Lücke zwischen DSP System Designern und Hardware Entwicklern. Neben der Beschreibung wie DSP Algorithmen effizient implementiert werden können, wird auch gezeigt wie Entscheidungen auf Systemebene den Entwicklungsvorgang, als auch die Produktkosten beeinflussen können. Damit richtet sich dieser Workshop an Entwickler, die mit Produktentwicklungen betraut sind, bei welchen digitale Signalverarbeitung benötigt wird.

Der PLC2-Workshop „DSP Implementation Techniques“ konzentriert sich auf System Design, Hardware Design und DSP Algorithmen.

Obwohl zu Beginn ein kurzer Abriss der grundlegenden DSP Theorie präsentiert wird, sollten die Teilnehmer über ein fundamentales Grundwissen auf folgenden Gebieten verfügen:

■ Abstraten & FIR (Finite Impulse Response) and IIR (Infinite Impulse Response) Filter

■ Oszillatoren, Mixer und FFT (Fast Fourier Transformation) Algorithmen

Die theoretischen Inhalte werden durch Übungen am Laptop/PC abgerundet.

## Anwendbare Technologien

Alle FPGA Technologien

## Voraussetzungen

Grundlagen ISE Design System

Grundlagen VHDL

## Dauer und Kosten

3 Tage, € 1.900,- netto pro Teilnehmer inklusive ausführlichen Schulungsunterlagen sowie Pausengetränken und Mittagessen

## Agenda

### „Being on the same wavelength“

- Basic terminology and acronyms used in DSP design
- Sample rates and bit widths used in DSP applications
- DSP Building blocks and processing requirements

### „Some Bits about Numbers“

- Numbering formats, range and precision
- Mathematical operations using a variety of formats

### „Tuning the receiver“

- Structure and resources of XILINX devices
- Estimating DSP building block sizes & Implementing the multiplication function
- Bit width impact on system level decisions

### „Memories are Made of This“

- Block versus Distributed memory & Memory aspect ratios and their manipulation
- SRL16E and the delay function

### „Selective Filters“

- FIR filter specifications and implementations & Selection of a technique for a given specification
- Effects of halfband and interpolated filters
- Creating an SDA FIR filter with Core Generator

### „One Filter Doesn't Make a System“

- Rate changing and how it effects FIR filter choice
- Filtering algorithms that exploit device architecture
- Importance of connectivity versus isolated functions

### „Dont Block the Data Path“

- Strategies for FFT implementation & Achieving bandwidth requirements of the FFT

## Übungen am PC