

## Workshop DSP Design Flow

Die Produktivität des Entwicklers im FPGA Design kann durch Einsatz mathematischer Tools bedeutend gesteigert werden. Dieses gilt insbesondere für signalverarbeitende Algorithmen. Der Workshop "DSP Design Flow" zeigt die Möglichkeiten und vermittelt notwendige Kenntnisse, DSP Strukturen in grafischer Umgebung zu entwickeln, zu simulieren und im XILINX FPGA zu implementieren. Insbesondere Möglichkeiten, die FPGA Hardware an das Simulink Werkzeug zu koppeln, sowie umfangreiche Stimulus Elemente der Matlab Libraries, verkürzen den Design Zyklus der HDL Verifikation. Ein weiterer Vorteil besteht in der Methodik, nichtlineare Randbedingungen wie Wortbreite, Sättigungs- und Rundungsverhalten vor der Implementierung zu analysieren.

Zwei Übungen pro Seminartag am Laptop vermitteln die notwendige Praxis.

### Anwendbare Technologien

XILINX FPGAs

### Voraussetzungen

Grundlagenkenntnisse der digitalen Signalverarbeitung

### Dauer und Kosten

3 Tage, € 1.900,- netto pro Teilnehmer  
inklusive ausführlichen Schulungsunterlagen  
sowie Pausengetränken und Mittagessen

## Agenda

### Matlab Simulink Basics

- Stimulus and Response
- Sampling and Resolution
- Design Hierarchy and Subsystems

### XILINX System-Generator Basics

- Interfacing and Data Types
- Constructing the Design
- System-Generator Blockset

### Digital Filter Implementations

- FIR Filters
- IIR Filters
- Parallel Filters
- Sequential Filters

### Verification

- Simulink Verification
- HDL Co-Simulation
- Hardware Verification

### Signals in System-Generator

- Signal Conversion
- Signal Extraction

### Implementing System Control

- Control Mechanisms
- Block Operations
- Implementing .m File Functions

### Multi-Rate Systems

- Sample Rate Conversion
- Simulink Propagation Rules
- Timing Constraints

### Designing with Shared Memories

- Memories, Shared Memories
- Register based Interfaces
- BlockRAMs and FIFOs

### Achieving Higher Performance

- Timing Analysis Compilation
- Performance Improvements